



2010.7.23
JaSST' 10Kansai

文部科学省 科学技術振興調整費
「地域再生人材創出拠点の形成」



～奈良県とその周辺地域を対象とする～

「元気なら組み込みシステム技術者の養成」 のご紹介

GENET/奈良工業高等専門学校

1

科学技術振興調整費「地域再生人材創出拠点の形成」としての提案

平成19年度文部科学省科学技術振興調整費地域再生人材創出拠点の形成事業において、奈良工業高等専門学校が提案した

「元気なら組み込みシステム技術者の養成」が採択されました。

期間： 平成19年度から平成23年度の5年間

対象地域：奈良県を中心に中小企業を数多く抱える周辺の
東大阪市、八尾市、京都府南部



素材・部品産業から高度装置産業へ

組み込みシステム技術

高機能化と知能化

開発型企业への展開

地域産業の活性化

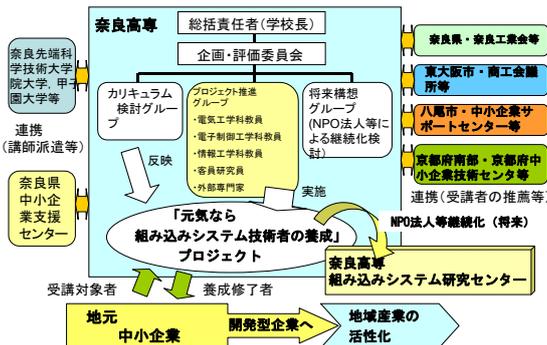
2

本事業の指針

講座、実習内容は地域の現状を把握し、いたずらに最新技術等を追うのではなく、ゼロの状態から最終製品までの設計・製作・製造過程を丹念に紹介し、組み込みシステムを利用した製品の企画、設計、製造までを実施できる技術者の養成を行います。

これらの実現には技術教育だけでなく、現場に戻ってからのサポートが重要です。本事業ではそのための開発サポートも提供します。

元気なら組み込みシステム技術者の養成 実施体制



本事業の展開
2つのパートを展開する

組み込みシステム
技術教育

組み込みシステム
開発サポート

3

アドバンストコース

パリフェラルズコース

開発手法

テスト手法

設計手法

リアルタイム
OS

回路
シミュレーション

プログラマブル
デバイス

プログラマブル
ハードウェア

ハードウェア
記述言語

アクチュエータ

センサー

メカトロ

組み込みシステム
技術

アナログ
回路

基礎要素

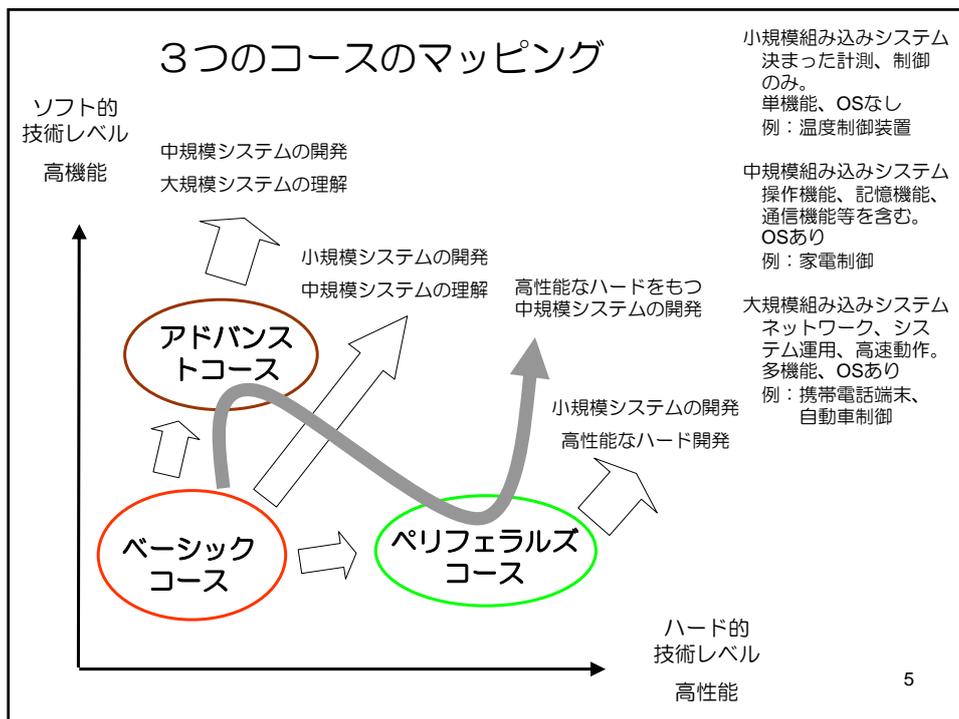
デジタル
回路

マイクロ
コンピュータ

プログラム
記述言語

ベーシックコース

4



- ・養成対象者 奈良県、八尾市、東大阪市、京都府南部の社会人の技術者、技能者
- ・3年間で3コースが完成、1コース60時間
標準化：組み込み技術者試験、公的資格(ETSS、ETEC等)に準拠
実践的教育手法：実習重視、**すべてのコースで学習時間の半分が実習**
電子化：テキスト・講義等のWeb配信、Eラーニング
- ・養成目標人数 各コース20人、事業全体で240人
- ・客員研究員、外部講師の協力

組み込みシステム 養成コース	平成19年度	平成20年度	平成21年度	平成22年度	平成23年度
ベーシックコース (組込みスキル標準(ETSS) エントリレベル)	■	■	■	■	■
アドバンスドコース (組込みスキル標準(ETSS) ミドルレベル)		■	■	■	■
ペリフェラルズコース (センサ、メカトロ、応用関係技術習得)		■	■	■	■
組み込みシステム開発サポート (技術相談、開発環境の提供等)			▶		
プログラムの継続発展に向け NPO法人の設立検討				▶	

講座会場には利便性を考慮し東大阪クリエイションコアを使用併せて、広報、教育支援の拠点として産学交流室のサテライトを設けた。
(一部コースは奈良女子大学で開催)



2010年度ベーシックコースカリキュラム

2010年度のベーシックコースでは組み込み技術の基礎となる組み込みマイコンについての基礎技術を習得します。講座は2つのブロックから構成されます。ブロック1は組み込みシステムを理解するための基礎事項の学習を実習をともなって行います。ブロック2はAVRマイコンを使用した簡単な実験ボードを製作し、組み込みマイコンおよび電子系の物づくりを体感します。また、より高度な機能を持つ32ビットマイコン、FPGAデバイス、組み込み技術スキル標準についても紹介し次のコースへの橋渡しをします。

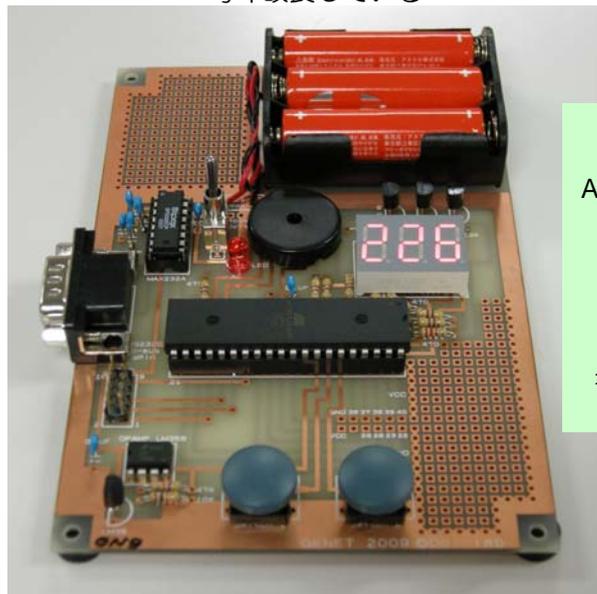
回	日程	実施内容
ブロック1：組み込みシステムの技術要素の基礎を学ぶ		
1	4月 24日	アナログ回路
2	5月 8日	デジタル回路
3	5月 15日	マイコン
4	5月 29日	C言語基礎
5	6月 5日	組み込みC言語
ブロック2：AVRマイコンを使って組み込みシステムを体感する		
6	6月 12日	AVRマイコン概説、テストボード製作
7	6月 26日	プログラミングの実際1
8	7月 3日	プログラミングの実際2
9	7月 10日	プログラミングの実際3
10	7月 24日	プログラミングの実際4
11	7月 31日	組み込み技術者スキル標準
12	8月 7日	FPGAによるマイコンの実現

実習補助には本校学生(毎回5名)が参加し、
きめ細かな実習支援を行う。



9

2009年ベーシックコースで使用した実習ボード 毎年改良している



CPUは
Atmel
ATmega644p

受講者が
製作する

JTAG-ICE
による
書き込み、
デバッグ

10

2010年度アドバンストコースカリキュラム

2010年度のアドバンストコースは、具体的な製品（デジタル時計）の企画・設計・実装・テストを数名のチーム実習を通じて製品開発の必須技術を習得します。本コースを修了することで組み込みシステム開発に必要な技術要素等が理解でき、具体的な組み込みシステムを導入した製品の企画・開発に役立ちます。

回	日程	実施項目	実施内容
1	8月21日	開発方法論/マイコン復習	チーム分けと自己紹介 開発方法論 AVRマイコン復習
2	8月28日	システム開発演習 分析 システム設計	システム開発演習(時刻設定付24時間時計) 課題と作成ドキュメント解説 OSとミドルウェア入門 要求仕様書 システム機能仕様書 システムテスト仕様書/完了報告書システム設計レビュー票
3	9月4日	プログラム設計 プログラミング	プログラム構造設計書 モジュール設計書 コーディング
4	9月11日	テスト	テスト/障害票 メトリクス
5	9月25日	演習発表 練習問題 応用演習 分析	システム開発演習発表 練習問題 応用演習(アラーム&ストップウォッチ付年月日時分秒時計) 課題解 要求仕様書
6	10月2日	システム設計	システム機能仕様書 システム仕様書/完了報告書 システム設計レビュー票
7	10月9日	プログラム設計	システム設計レビュー票 プログラム構造設計書 モジュール設計書
8	10月16日	プログラミング/テスト	コーディング テスト/障害票
9	11月6日	開発報告書	テスト/障害票 メトリクス 開発報告書
10	11月13日	演習発表 最終試験	応用演習発表会 最終試験

開発工程を2回
ローテーションする

11

新しく製作したアドバンストコース用教材ボード

簡単なハードで
あっても
ユーザインター
フェースが
絡んでくると
とたんに解法は
発散する



2009年度版・シンプルな構造とした。

12

アドバンストコースは1日6時間で10日(計60時間)のコースです。この間に5~6人のチーム構成でV字モデルに従って開発を体験いただき、組み込みシステム開発の流れを学びます。

コース前半はハードの理解や、チーム開発、V字モデルに慣れていただくために、時計の基本機能の実装を通じて、開発に必要なドキュメント作りなどをV字モデルに従って実習します。後半は、前半の経験を活かし、各チームなりの仕様を加えて再度V字モデルに従って開発工程を実習します。

前半は講師側で細かく指示を行いますが、後半は各チームの裁量に任せて進めます。

2009年度の実習課題は「時計」です。「時計」という題材は、誰もが知っている最も有名なシステムのため

- ・「時計」というシステム自体の定義がほぼ不要である。
 - ・経験的にこうあるべきという姿がイメージしやすい。
 - ・システムとしてもシンプルかつ拡張性がある。
- などの理由から選択しました。

13

○2009年度アドバンストコース 24時間時計 仕様

ハード仕様

- ・液晶表示機 16文字x2行
- ・操作ボタン4つ
- ・ブザー
- ・赤色単体LED
- ・マイコン(8ビット、OSなし)
- ・RTC(時計用クロックモジュール、バックアップ付き)

ソフト仕様

- ・24時間表示が可能な時計機能を実装する
(操作イメージはデジタル時計、時刻設定、アラーム設定など)

時分秒が確認でき、編集できる機能を備えるということを最低限の仕様にします。演習では、前半は最低限の仕様の実現を目指し、後半はこれに機能の追加(アラーム機能の実現など)を各チーム毎に考え、実装及び簡単なテスト、仕様策定時に検討した総合テストや各機能毎の単体テストなど、を実施します。

14

2010年度ペリフェラルズコースカリキュラム

2010年度のペリフェラルズコースは、ハードウェア記述言語を用いたプログラマブル・デバイスの設計に焦点を当て、効率よく専用ハードウェアを開発する一連のプロセスと技術要素を習得します。本コースを終了することで習得した知識をハードウェアを含めた組み込みシステムからなる製品の企画・開発に役立てることが出来ます。

回	日程	実施内容
ブロック1: デジタル回路を復習し、Verilog HDLによるハードウェア設計手法の基礎を学び、FPGAで回路を実現する方法を習得する。		
1	2010年11月27日	座学: HDLを用いた設計入門 実習: 開発環境習得、FPGAボード習得
2	12月4日	座学: 組合せ回路の設計手法 実習: FPGAボードで組合せ回路を実現
3	12月11日	座学: 順序回路の設計手法 実習: FPGAボードで順序回路を実現
ブロック2: ブロック1を踏まえ、24時間時計を題材に、仕様作成からFPGAにインプリメント、テストまでの一連の流れを、Verilog HDLを用いて実習、実践的なハードウェア設計手法を習得する。		
4	12月18日	座学: 仕様作成およびカウンタ設計の手法 実習: 仕様検討とレビュー
5	2011年1月15日	座学: 単相同期回路設計とカウンタのキャリー作成手法 実習: 60秒、1時間、24時間各カウンタの設計
6	1月22日	座学: Modelsimによるシミュレーション法習得とシーケンサ作成手法 実習: シーケンサ作成
7	1月29日	座学: 実習まとめ 実習: 時刻設定機能付24時間時計の実現と機能確認、実習報告会
ブロック3: ハードウェアとソフトウェアの総合システム設計の手法をソフトP型CPUの組み込み実習を通して習得する。最後におさらいと理解度確認テストを実施する。		
8	2月5日	座学: ソフトP型CPUとユーザペリフェラルの接続 実習: EDKツール習得、ソフトP型CPUとユーザペリフェラルの組み込み、制御ソフト作成
9	2月19日	座学: ソフトP型CPUを用いたプログラミング 実習: ソフトP型CPUを用いた総合実習
10	2月26日	座学: 回路記述と検証記述の注意点 実習: 誤った記述の修正とシミュレーション実行 理解度確認テストの実施

導入から
ソフトコア
CPUまで

15

組み込みシステム 開発サポート

- 組み込みシステムの開発環境の導入の支援
- 組み込みシステムの問題解決の支援
 - (メーリング・リスト、技術相談)
- 奈良高専との共同研究等による技術の高度化の支援
- 奈良高専との共同研究等によるインキュベーション環境の提供

16

サポート・パートの充実



GENETホームページ TOP画面



GENET ROOMの予約ページ



カリキュラム紹介ページ



Eラーニングページ

17

地域振興のための次の一手

受講者が修得したスキルをいかにビジネスにつなげていくかも肝要です。直接ビジネスに関わるような取り組みは、教育関係者が主となってすることではないかもしれませんが、しかし、そういったことを、まったく考えないというのはいかかなものでしょう。まずは、これらを意識した情報発信の場の提供を開始しました。

1. 受講企業間のネットワーク構築をめざして！ 第一回『GENET元気なら組み込みシステム交流会』

日時：2010年3月12日（金）14：30～19：00

場所：クリエイターズプラザ（東大阪）

開始3年目終了時点で『元気なら組み込みシステム技術者の養成』講座は全3コース、のべ7コースを実施し、その間の受講企業数、受講者数は、84社のべ175名（平成22年1月現在）に達した。これら受講企業の方や受講者を対象として、受講企業や受講者間の相互交流を目的とする『GENET元気なら組み込みシステム交流会』を立ち上げ、その第一回を開催しました。

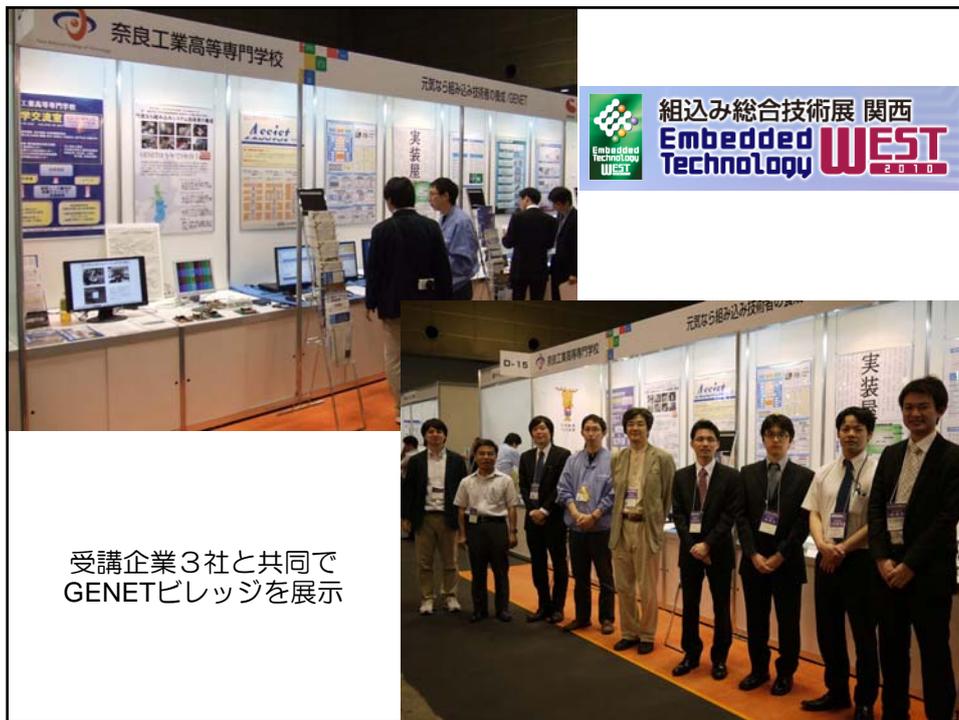
2. GENETビレッジ at ETWest2010

日時：2010年6月17日、18日

場所：インテックス大阪

よりビジネスに近いサポートとして、組込み総合技術展にて『元気なら組み込みシステム技術者の養成』受講者企業と共同で展示紹介ブースを出展しました。

18



受講企業3社と共同で
GENETビレッジを展示

科学技術振興調整費
 地域再生人材創出拠点の形成事業
元気なら組み込みシステム技術者の養成
GENET

〒639-1080 奈良県大和郡山市矢田町22番地
 奈良工業高等専門学校 総務課総務係
 「元気なら組み込みシステム技術者の養成」事務局
 TEL : 0743-55-6013
 FAX : 0743-55-6019
kumikomi@jimu.nara-k.ac.jp
<http://www.genet-nara.jp/>

20